

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-260310

(43)Date of publication of application : 03.10.1997

(51)Int.Cl.

H01L 21/301

B23K 26/00

B28D 5/00

(21)Application number : 08-065841

(71)Applicant : HITACHI LTD

(22)Date of filing : 22.03.1996

(72)Inventor : MIYAUCHI TAKEOKI

HONGO MIKIO

MIZUKOSHI KATSURO

TAKADA ATSUKIMI

IMATAKE MITSUKO

MATSUMOTO TAKASHI

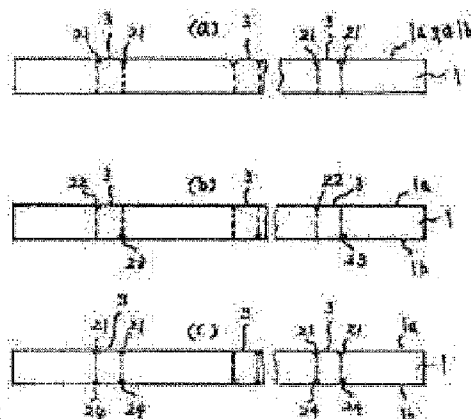
WAI SHINICHI

(54) ELECTRONIC CIRCUIT DEVICE MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To avoid forming burr at the terminal end of the process, by applying a residual stress to a scribe region on a wafer having a circuit pattern to avoid inducing the thermal stress concentration and scanning a laser beam along the scribe region for scribing the wafer.

SOLUTION: Before scribing by the irradiation of a laser beam, the front face 1a or back face 1b of a wafer 1 having a circuit pattern is very faintly denatured by melting and rehardening or very faintly deformed by applying a force along preliminary residual stress lines 21 e.g. microgrooves at the end lines of the width of a scribe region 3 at high accuracy. Or preliminary residual stress lines 22 and 23 formed along one end line of the width of the region 3 on the front face 1a of the wafer 1 having a circuit pattern and along the other end line on the back face 1b of the wafer 1 at high accuracy, respectively. Or preliminary residual stress lines 21 and 24 are formed along the end lines of the width of the region 3 on the front and back faces 1a and 1b of the wafer 1 having a circuit pattern at high accuracy.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-260310

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/301			H 0 1 L 21/78	B
B 2 3 K 26/00			B 2 3 K 26/00	D
B 2 8 D 5/00			B 2 8 D 5/00	Z
			H 0 1 L 21/78	L

審査請求 未請求 請求項の数7 O L (全 8 頁)

(21) 出願番号 特願平8-65841

(22) 出願日 平成8年(1996)3月22日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 宮内 建興

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 本郷 幹雄

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 水越 克郎

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

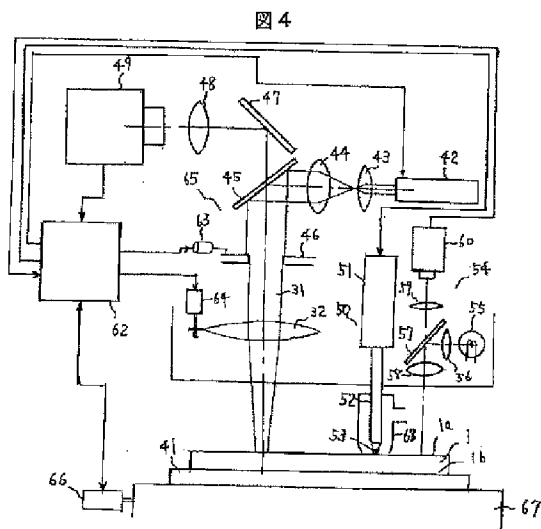
最終頁に続く

(54) 【発明の名称】 電子回路装置の製造方法

(57) 【要約】

【課題】 本課題は、回路パターンが形成されたウエハの切断線に沿ってレーザ光を照射して切断する際に、終端においてはねが生じるのを防止するように切断して電子回路装置を製造するようにした電子回路装置の製造方法を提供することにある。

【解決手段】 本発明は、終端においてはねが発生しないように回路パターンが形成されたウエハにおけるスクライプ領域に対して予め熱応力集中が誘起されるようにしておいてこのスクライプ領域に沿ってレーザ光を走査照射して切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法である。



【特許請求の範囲】

【請求項1】 終端においてはねが発生しないように回路パターンが形成されたウエハにおけるスクライブ領域に対して予め熱応力集中が誘起されるようにしておいてこのスクライブ領域に沿ってレーザ光を走査照射して切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法。

【請求項2】 終端においてはねが発生しないように回路パターンが形成されたウエハにおけるスクライブ領域に対して熱応力集中が誘起されるようにしながらこのスクライブ領域に沿ってレーザ光を走査照射して切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法。

【請求項3】 回路パターンが形成されたウエハにおけるスクライブ領域の幅に沿って平行な二つの線に対して予め熱応力集中が誘起されるようにしておいてこのスクライブ領域に沿ってレーザ光を走査照射してスクライブ領域の幅の両端においてスクライブ領域を取り除けるように切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法。

【請求項4】 切断される材料のレーザ光に対する反射率を測定し、この測定された反射率に応じて実効レーザ入力を制御して切断を行うことを特徴とする電子回路装置の製造方法。

【請求項5】 複数のチップで構成された電子回路装置において、所望のチップをレーザ光の照射によって切断して切り抜き、新たなチップと交換することを特徴とする電子回路装置の製造方法。

【請求項6】 複数のチップで構成された電子回路装置において、所望のチップをレーザ光の照射によって切断して切り抜き、新たなチップと交換して実装することを特徴とする電子回路装置の製造方法。

【請求項7】 前記新たなチップの実装を、レーザ光照射による融着によって行うことを特徴とする請求項6記載の電子回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体デバイス等の電子回路装置を製造するために電子回路パターンを形成したシリコンウエハ等の基板を切断して半導体デバイス等の電子回路装置を製造するための電子回路装置の製造方法に関する。

【0002】

【従来の技術】 例えば、レーザによる切断技術は、局所的に加熱することによって生じる熱応力を利用して亀裂を進展させて切断するもので、無発塵で、ドロス・クラックがなく、かつ切り代がないという利点がある。従来のレーザによる切断方法としては、特開平4-37492号公報（第1の従来技術）、特開平4-167985号公報（第2の従来技術）、特開平6-39572号公

報（第3の従来技術）が知られている。この第1の従来技術には、半導体材料等の脆性材料にパルス発振のレーザ光を照射して熱応力によって微小亀裂を発生させ、この微小亀裂を連続発振のレーザ光を照射して所定方向に誘導して脆性材料を切断する方法が記載されている。また第2の従来技術には、切断予定線に沿って熱膨張係数、じん性、熱容量若しくはレーザビームの吸収係数のうち少なくとも一つの物性が異なる材質で層を形成し、その上をレーザ光で走査して切断する方法が記載されている。また第3の従来技術には、回転ミラーを用いてレーザ光を多数回走査させて切断する方法が記載されている。

【0003】

【発明が解決しようとする課題】 上記何れの従来技術においても、切断の終端において熱応力が逃げてしまいことによって発生するはねを無くそうとすることについて考慮されていない。またダイザによる切断においては、ウエハのスクライブ領域が無くなってしまいが、レーザ光照射による切断においては切断によって残ってしまうという課題を有していた。

【0004】 本発明の目的は、回路パターンが形成されたウエハ等の切断線に沿ってレーザ光を照射して切断する際に、終端においてはねが生じるのを防止するように切断して電子回路装置を製造するようにした電子回路装置の製造方法を提供することにある。また本発明の他の目的は、回路パターンが形成されたウエハ等においてスクライブ領域を除去するように切断して電子回路装置を製造するようにした電子回路装置の製造方法を提供することにある。また本発明の他の目的は、所望のチップをレーザ光照射による切断によって取り抜き、新たなチップと交換可能にして、全てのチップにおける電子回路が正常に動作する基板スケールの電子回路装置を製造することができるようにした電子回路装置の製造方法を提供することにある。

【0005】

【課題を解決するための手段】 本発明は、回路パターンが形成されたウエハにおけるスクライブ領域に対して予め残留応力を付与するか、微小溝を形成するか、溶融再凝固させるか等の加工を施して熱応力集中が誘起されるようにしておいてる母子ようこのスクライブ領域に沿ってレーザ光を走査照射して終端においてはねが発生しないように切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法である。また本発明は、回路パターンが形成されたウエハにおけるスクライブ領域に対して残留応力を付与して熱応力集中が誘起されるようにしながらこのスクライブ領域に沿ってレーザ光を走査照射して終端においてはねが発生しないように切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法である。また本発明は、回路パターンが形成されたウエハにおけるスクライブ領域の幅に沿って

平行な二つの線に対して予め残留応力を付与するか、微小溝を形成するか、溶融再凝固させるか等の加工を施して熱応力集中が誘起されるようにしておいてこのスクライブ領域に沿ってレーザ光を走査照射してスクライブ領域の幅の両端においてスクライブ領域を取り除けるように切断して電子回路装置を製造することを特徴とする電子回路装置の製造方法である。また本発明は、切断される材料のレーザ光に対する反射率を測定し、この測定された反射率に応じて実効レーザ入力（切断部へ照射入力される実効レーザ光）を制御して切断を行うことを特徴とする電子回路装置の製造方法である。なお、この発明は、ウエハの切断に限るものではなく、セラミック基板の切断にも適用することが可能である。

【0006】また本発明は、複数のチップで構成された電子回路装置において、所望のチップをレーザ光の照射による切断して切り抜き、新たなチップと交換することを特徴とする電子回路装置の製造方法である。また本発明は、複数のチップで構成された電子回路装置において、所望のチップをレーザ光の照射によって切断して切り抜き、新たなチップと交換して実装することを特徴とする電子回路装置の製造方法である。また本発明は、前記電子回路装置の製造方法において、前記新たなチップの実装を、レーザ光照射による融着によって行うことを特徴とする。

【0007】

【発明の実施の形態】本発明に係る実施の形態について、図面を用いて説明する。まず、本発明に係る応力を付与した状態でレーザ光を照射して終端においてはねが発生しないように切断する方法について説明する。図1（a）には、回路パターンが形成されたシリコンウエハを示す。1は回路パターンが形成されたシリコンウエハである。2は各チップを示す。3はTEGパターン等が形成された150 μ m程度の幅を有するスクライブ領域を示す。ところで、ウエハの切断においては、ダイサーによる切断と同様に、スクライブ領域を取り除くことが必要である。またウエハの切断においては、ダイサーによる切断と同様にスクライブ領域に沿って縦横十文字に切断することが必要である。ところが例えば最初に縦方向についてスクライブ領域にレーザ光を照射して局部的に加熱することによって生じる熱応力を利用して亀裂を進展させていって帯状に切断し、次に横方向については既に縦方向については切断されている関係で、矢印5で示す方向にレーザ光を走査した場合始端と終端が繰り返されることになり、特に終端においては熱応力が逃げてしまう関係で図1（b）に示すようなはね4が生じることになる。もし、このはね4が生じてしまうのであれば、ダイサー切断と同様なチップが得られなく、実用化は不可能となる。

【0008】そこで、本発明は、レーザ光照射による切断の前に、図2（a）に示すように高精度にスクライブ

領域3の幅の両端線に予備残留応力線（熱応力集中が誘起されるものであればよい。微小溝、溶融再凝固による微小変質、力を加えた微小変形等）21を回路パターンが形成されたウエハの表面1aまたは裏面1bに付与するか、図2（b）に示すように高精度にスクライブ領域3の幅の一端線に予備残留応力線22を回路パターンが形成されたウエハの表面1aに、他端線に予備残留応力線23をウエハの裏面1bに付与するか、図2（c）に示すように高精度にスクライブ領域の幅の両端線に予備残留応力線（熱応力集中が誘起されるものであればよい。微小溝、溶融再凝固による微小変質、力を加えた微小変形等）21、24を回路パターンが形成されたウエハの表面1aおよび裏面1bに付与する。図3は、本発明に係るレーザ光照射による切断の原理を示す図である。即ち図3には、表面に回路パターンが形成されたシリコンウエハ1の表面1aまたは裏面1bのスクライブ領域3の両端を帯状に切断する状態を示す。表面に回路パターンが形成されたシリコンウエハ1の表面1aまたは裏面1bのスクライブ領域3の幅の両端線に予備応力線21が付与されたところへYAGレーザまたはCO₂ガスレーザ31を集光レンズ32で0.5～3mm程度に集光させて走査照射して局部的に加熱することによって生じる熱応力を利用して亀裂を進展させていって帯状に切断する。これによってスクライブ領域3の両端が予備応力線21に沿って点線で示すように切断されて除去することができる。

【0009】図4は、予備応力線を形成する機構を備えたレーザ光照射によるシリコンウエハ等の切断装置の概略構成を示す。即ち、表面に回路パターンが形成されたシリコンウエハ1の裏面は、少なくとも各チップ毎に真空吸着するように構成された真空吸着テーブル41に吸着される。42はYAGレーザまたはCO₂ガスレーザ31のレーザ光源である。レンズ43および44は、ビーム径拡大光学系である。45はハーフミラーである。46は可変アパーチャで構成されたレーザ光31を整形する整形光学系である。47はミラーである。48は結像レンズ、49はTVカメラである。レーザ光源42から出射されたレーザ光（パルスレーザ光であっても良い。）は、ビーム径拡大光学系43、44によりビーム径が拡大され、ハーフミラー45で反射されて整形光学系46により所望の形状に整形され、集光レンズ32により集光されてスクライブ領域3に走査照射される。TVカメラ49は、スクライブ領域3に照射されたレーザ光の反射光を、ハーフミラー45を通してミラー47で反射して、結像レンズ48で結像させて検出して、切断面（主としてスクライブ領域面）のレーザ反射率を測定するものである。即ち、図7に示すように、ステップ91においてTVカメラ49はSiウエハの切断面のレーザ反射率を測定し、ステップ92において制御装置62はレーザ光源42の出力を調整（制御）したり、整形光

光学系46の整形量を駆動手段63により調整（制御）したり、ウエハ1に対する集光レンズ32の上下位置を駆動手段64により調整（制御）したりして、スクライブ領域に入力されるレーザー照射パワーが実効最適切断入力となるように制御する。その後ステップ93においてレーザー照射による付与された予備応力線に沿って切断が行われる。スクライブ領域3において表面にはSiN膜やSiO₂膜が存在し、無反射作用やミラー作用を有するため、スクライブ領域からのレーザー光31による反射率を測定して、スクライブ領域に入力されるレーザー照射パワーが実効最適切断入力となるように制御する必要がある。このようにスクライブ領域に入力されるレーザー照射パワーを実効的に最適切断入力とすることにより、予備応力線に沿った切断を実行することができる。なお、上記に説明したように切断される材料のレーザー光に対する反射率を測定し、この測定した反射率に応じて切断に用いるレーザー照射パワーを実効最適切断入力となるように制御して切断する電子回路装置の製造方法は、ウエハの切断はもとより、セラミック基板の切断にも適用することができることは明らかである。

【0010】上記実施の形態では、制御装置63は、レーザー光源42の出力を調整（制御）するように構成したが、光透過率可変光学系をレーザー径拡大光学系43、44の中に設置してこの光透過率可変光学系を調整（制御）することによりレーザー照射パワー（密度と時間の積によって示される。）を制御しても良い。50は予備応力線を付与する機構であり、加圧装置51と、加圧装置51に加圧され、先に加圧端子ボール53を付けた棒部材52とによって構成される。54はスクライブ領域3の幅の両端の位置を光学的に検出する光学顕微鏡であり、光源55と、集光レンズ56と、ハーフミラー57と、対物レンズ58と、結像レンズ59と、TVカメラ（リニアセンサでも良い。）60とで構成される。これら予備応力線を付与する機構50および光学顕微鏡54は、レーザー光照射光学系65に対してx、y軸方向に微調整できるように微動テーブル（図示せず）に設置しても良い。

【0011】まず、表面に回路パターンが形成されたシリコンウエハ1の裏面1bを、少なくとも各チップ毎に真空吸着するように構成された真空吸着テーブル41に吸着させる。次に光学顕微鏡54は、シリコンウエハ1の表面に形成されたスクライブ領域の光学像をTVカメラ60で撮像し、制御装置62はTVカメラ60で撮像されたスクライブ領域の光学画像信号に基づいて真空吸着テーブル41を載置したX、Y、θステージ67の駆動系66を駆動制御して、加圧端子ボール（例えばダイヤモンド微小ボール）53の位置が図1（a）に示すスクライブ領域の幅の端線に位置付ける。次に制御装置62は、加圧装置51に対する加圧駆動信号を送信して加圧装置51が加圧端子ボール53に対して加圧を加えな

がら、X、Y、θステージ67の駆動系66を駆動制御して加圧端子ボール53の位置が図1（a）に示すスクライブ領域3の端線に沿って移動するようにX、Y、θステージ67を走行させる。このことをスクライブ領域全てに亘って、縦、横にX、Y、θステージ67を走行させることによって、加圧端子ボール53の転がりによってシリコンウエハ1の表面のスクライブ領域の全てに亘って21で示される予備応力線（熱応力集中が誘起される線）が形成される。この予備応力線21を形成する際、切り屑が発生しないようにすることが望まれるが、もし僅かな微粒子状の切り屑が発生する場合には、上記加圧端子ボール53の周囲を覆う吸引ノズル68を設けて微粒子状の切り屑を吸引排気することが必要となる。

【0012】次に制御装置62は、TVカメラ60で撮像されたスクライブ領域の光学画像信号に基づいてレーザー光31の中心（光軸）がスクライブ領域3の中心線に位置するように、真空吸着テーブル41を載置したX、Y、θステージ67の駆動系66を駆動制御して位置決めし、スクライブ領域に沿ってX、Y、θステージ67を走行させ、制御装置62はTVカメラ49で測定されるSiウエハの切断面のレーザー反射率に基づいてレーザー光源42の出力を調整（制御）したり、整形光学系46の整形量を駆動手段63により調整（制御）したり、ウエハ1に対する集光レンズ32の上下位置を駆動手段64により調整（制御）したりして、スクライブ領域に入力されるレーザー照射パワーが実効最適切断入力となるように制御しながらレーザー光（パルスレーザー光でも良い。）をスクライブ領域に照射することによる局部加熱によって予備応力線21に沿って亀裂を進展させて切断が行われる。これによって、無発塵で、スクライブ領域を取り除ける切断が可能となる。しかも切断の終端において図1（b）に示すはね4の発生も防止することができる。

【0013】以上に加圧端子ボール53の転がりによって予備応力線を形成した場合について説明したが、図5に示すように、加圧端子ボール53の軌跡と同様に予めスクライブ領域3の幅の両端の線に沿って溶融条件より高く、蒸発条件より低いパワー密度のレーザー光を走査しながら照射して溶融再凝固させてアモルファス化させて予備応力線70を形成しても良い。70は溶融再凝固によってアモルファス化された微小部分を示す。このように、シリコンウエハ1の表面1aまたは裏面1bのスクライブ領域3の幅の両端線に予備応力線70が形成されたところへYAGレーザーまたはCO₂ガスレーザー31を集光レンズ32で0.5～3mm程度に集光させて走査照射して局部的に加熱することによって生じる熱応力の集中がアモルファス化された局部から誘起されて亀裂が進展していったり帯状に切断する。これによってスクライブ領域3の両端が予備応力線70に沿って点線で示すように切断されて除去することができる。なお、切断にお

けるレーザ光のパワー密度は、溶融条件より低いことは明らかである。

【0014】またシリコンウエハ1上に回路パターンを形成する際のエッチング工程において、図6(a)に示すように、エッチング溝(例えば溝幅が5~15 μ m程度、深さが10~15 μ m程度)71をスクライブ領域の幅の両端(エッチング溝は特にスクライブ領域が十字に交差する部分には付与する必要が有る。)に形成することによって予め熱応力集中が誘起される応力線を付与することができる。特にシリコンウエハに最も近い下層配線または活性領域を形成する際にエッチング溝71を形成するようにした方が精度良く切断することができる。特に様々なテストパターンをリソ、エッチング、デポジション、イオン打ち込み等で形成するTEG加工深さよりも深いエッチング溝等による予備加工を施しておいた方が優れている。72はエッチング溝が表面に現われた形状を示す。なお、図6(b)に示すように、シリコンウエハ1の表面1a側と裏面1b側の両面に位置ずれを生じることなく、エッチング溝72、73を形成しても良い。この場合、表面側と裏面側とにおいて、位置ずれを生じることなく、レジストと塗布して露光することが必要となる。

【0015】図8には、シリコンウエハ1に対して曲げ応力を付与しながら、シリコンウエハ1を切断する方法を示す。即ち、真空吸着チャック81をチップ配列に対応させて配置し、それらの真空吸着チャック81を非常に変形しやすい薄板材82で繋げ、各真空吸着チャック81を上下動させるピエゾ素子83をベース84上に配置して真空吸着テーブル41を構成する。各真空吸着チャック81は真空源(図示せず)に接続された細管85を接続している。そして各ピエゾ素子83の駆動によって真空吸着チャック81に吸着させたシリコンウエハ1に対して切断線84を中心に曲げ応力を付与し、その状態で、レーザ光31を集光レンズ32で集光させることによって走査照射して局部的に加熱することによって熱応力の集中を切断線84に誘起させて亀裂を起こして切断する。図9には、シリコンウエハ1のスクライブ領域3の幅の両端線の各々に対して表面側および裏面側からレーザ光31を集光レンズ32により集光して走査照射して局部加熱することによって、スクライブ領域3の幅の両端線を切断する場合を示す。即ち、シリコンウエハ1のスクライブ領域3の幅の両端線の各々に対して表面側および裏面側からレーザ光31を集光レンズ32により集光して走査照射して局部加熱することによって、スクライブ領域3の幅の両端線を切断することができ、その結果各チップ2に切断し、スクライブ領域3を取り除くことができる。

【0016】次に本発明に係る所望のチップをレーザ光照射による切断によって取り除き、新たなチップと交換可能にして、全てのチップにおける電子回路が正常に動

作する基板スケールの電子回路装置を製造する方法について図10を用いて説明する。即ち、予備応力線21の付与も部分的に可能であり、しかもレーザ光照射も部分的に可能であるため、基板スケールの電子回路装置100において、修正も不可能な不良のチップ101の周囲に予備応力線21を付与し、この予備応力線21に沿ってレーザ光31を集光レンズ32で集光させて走査照射することによって予備応力線21に熱応力の集中を誘起して亀裂を発生させて切断によって取り除くことができる。なお、亀裂が不要な方向に進展させないためにも、角部において例えば集束イオンビーム等を照射して深い微小な溝や穴を掘る方が好ましい。次に図10(b)に示すように良品のチップ102と交換して添え板103で基板100と接合し、ワイヤボンディング等により電気的な接続をとることによって全てのチップが良品からなる基板スケールの電子回路装置を得ることができる。

【0017】また図10(c)に示すように良品のチップ102と交換してレーザ光照射による融着104によって接合し、ワイヤボンディング等により電気的な接続をとることによって全てのチップが良品からなる基板スケールの電子回路装置を得ることができる。なお、不良チップの切りだしは、良品のチップを組み込むために良品のチップの大きさよりも僅か大きくする必要がある。

【0018】

【発明の効果】本発明によれば、回路パターンが形成されたウエハ等の切断線に沿ってレーザ光を照射して切断する際に、終端においてはねが生じるのを防止するように切断して電子回路装置を製造することができる効果を奏する。また本発明によれば、回路パターンが形成されたウエハ等においてスクライブ領域を除去するように切断して電子回路装置を製造することができる効果を奏する。また本発明によれば、所望のチップをレーザ光照射による切断によって取り除き、新たなチップと交換可能にして、全てのチップにおける電子回路が正常に動作する基板スケールの電子回路装置を製造することができる効果を奏する。

【図面の簡単な説明】

【図1】本発明に係る回路パターンが形成されたシリコンウエハを示すと共にレーザ光照射による切断において終端において発生するはねを示す図である。

【図2】本発明に係るレーザ光照射による切断の前に予備応力線をシリコンウエハの表面または裏面に付与しておくことを説明するための図である。

【図3】本発明に係るレーザ光照射による切断の原理を示す図である。

【図4】本発明に係る予備応力線を形成する機構を備えたレーザ光照射によるシリコンウエハ等の切断装置の概略構成を示す図である。

【図5】本発明に係る予備応力線をレーザ光照射による溶融再凝固によって付与する場合を説明するための図で

ある。

【図6】本発明に係る予備応力線をエッチング工程でエッチング溝を形成することによって付与する場合を説明するための図である。

【図7】本発明に係るレーザ光照射による切断の際、レーザ照射パワー制御（調整）について説明するための図である。

【図8】本発明に係る予備応力線をウエハに対して曲げ力を印加して付与する場合を説明するための図である。

【図9】本発明に係るレーザ光照射による切断をウエハの両面から行う場合を示した図である。

【図10】本発明に係る所望のチップをレーザ光照射による切断によって取り除き、新たなチップと交換可能にして、全てのチップにおける電子回路が正常に動作する基板スケールの電子回路装置を製造する方法について説明するための図である。

【符号の説明】

1…シリコンウエハ、1a…表面、1b…裏面、2…チップ

3…スクライプ領域、4…はね、21、22、23、24…予備応力線

31…レーザ光、32…集光レンズ、41…真空吸着テーブル

42…レーザ光源、43、44…ビーム径拡大光学系、45…ハーフミラー

46…整形光学系、47…ミラー、48…結像レンズ、49…TVカメラ

50…予備応力線を付与する機構、51…加圧装置、52…棒部材

53…加圧端子ボール、54…光学顕微鏡、60…TVカメラ

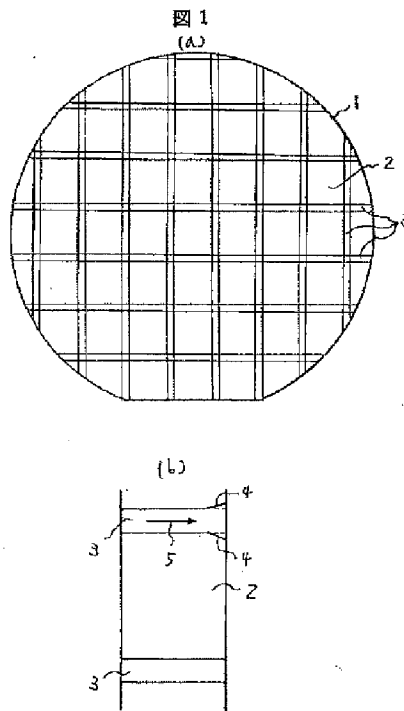
62…制御装置、65…レーザ光照射光学系、67…X、Y、θテーブル

70…予備応力線（溶融再凝固）、71…エッチング溝

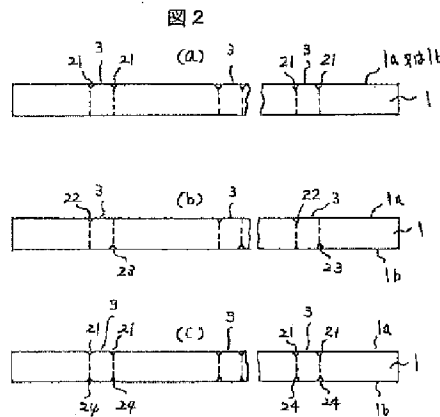
100…基板スケールの電子回路装置、101…不良のチップ

102…良品のチップ

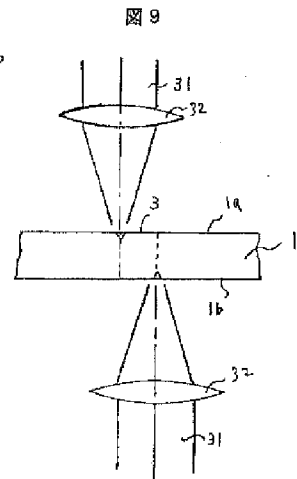
【図1】



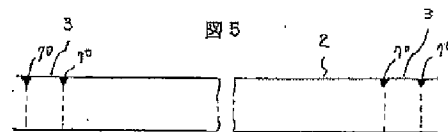
【図2】



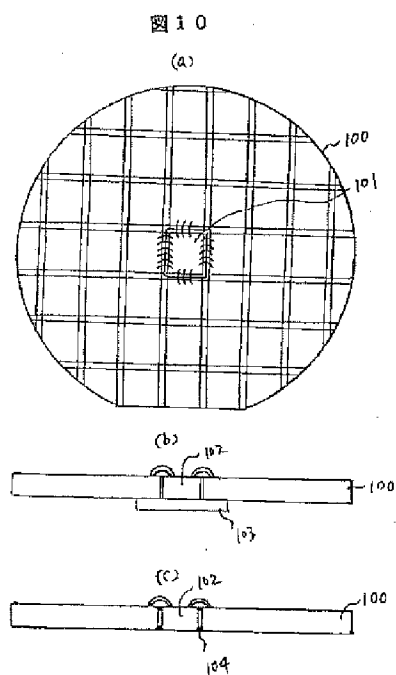
【図9】



【図5】



【図10】



フロントページの続き

(72)発明者 高田 敦仁
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72)発明者 今武 美津子
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72)発明者 松本 隆
神奈川県秦野市堀山下1番地株式会社日立
製作所汎用コンピュータ事業部内

(72)発明者 和井 伸一
神奈川県秦野市堀山下1番地株式会社日立
製作所汎用コンピュータ事業部内